Več-fazni DC-DC pretvornik navzdol

Mitja Truntič, Miran Rodič, Miro Milanovič,

Univerza v Mariboru FERI E-pošta: mitja.truntic@um.si, miran.rodic@um.si, miro.milanovic@um.si

Multi-phase DC-DC buck converter

This paper describes a complete digitally controlled multi-phase DC-DC buck converter. The voltage control and current programmed control are based on a voltage controlled oscillator (VCO) performed measurements of output-voltage and inductor-currents. This principle enables full digitalization of the voltage and current-control loop. All the tasks for current and voltage control have been implemented within the FPGA. The algorithm was verified by simulation and experimentation.

1 Uvod

Večfazni DC-DC pretvorniki se uporabljajo v avtomobilski industriji pri električnih vozilih. V avtomobilski industriji se pojavlja tudi zahteva za uvajanje digitalnih regulacijskih algoritmov, zaradi določenih prednosti v primerjavi z analognimi pristopi. Primere digitaliziranih regulacijskih algoritmov najdemo v [1]-[3], kjer so autorji opisali izvedbene algoritme na FPGA in DSP platformah. Skoraj vsi predlagani algoritmi so bili zasnovani na merjenih trenutnih vrednosti toka dušilke in napetosti izhodnega kondenzatorja, kot se to vidi v [4]. Tako zasnovani regulacijski algoritmi so občutljivi na stikalne motnje.

V tem članku je opisan princip digitalizacije, ki je zasnovan na meritve integralov izhodne napetosti in tokov dušilk in je zato neobčutljiv na že omenjene stikalne motnje. Integrale izmerimo z uporabo napetosno krmiljenega oscilatorja (VCO-ja) in digitalnega števca. V drugem poglavju je opisano matematično ozadje merilnega principa. V tretjem poglavju je opisan postopek modeliranja, zasnovan na PŠM nadomestnih vezjih kot to opisujejo v [5], [6], in [7]. Analiza predstavljena tukaj predstavlja razširitev teh znanih metod. Ta pristop omogoča modeliranje in načrtovanje regulacijskih parametrov tudi pri več-faznih DC-DC pretvornikih. Poglavje štiri obravnava simulacijske in eksperimentalne rezultate z opisom testnega sistema. Digitalizacija je bila izvedena na FPGA platformi. Testiran je bil štiri-fazni DC-DC pretvornik moči 6 kW.

2 Princip merjenja z napetostno krmiljenim oscilatorjem (VCO-jem)

Pet A/D pretvorb (štiri tokovne in ena napetostna) je potrebno za izvedbo regulacije toka in napetosti DC-DC



Slika 1: Štiri-fazni DC-DC pretvornik navzdol.

pretvornika navzdol, kot je to prikazano na sliki 1. Časovno zasnovana A/D pretvorba je izvedena z VCO-jem, kjer je izhodna frekvenca odvisna od vhodnega signal u. Integral se izračuna s enostavnim štetje pulzov na izhodu VCO-ja, kot je to prikazano na sliki 2. Izhod F je proporcionalen časovnem integralu priključenega vhodnega napetostnega signala in ga lahko opišeno kot:

$$F(t) = F(t_i) + \int f_i(t)dt, \qquad (1)$$

kjer je $f_i(t) = k_{vco}u(t) + f_{min}$ in predstavlja trenutno vrednost frekvence na izhodu VCO-ja, u(t) je signal na vhodu VCO-ja, k_{vco} [Hz/V] je napetostno-frekvenčno ojačanje, in f_{min} frekvenca VCO-ja, ko je u(t) = 0, (za izbrani VCO (TLC2933A) je bil $k_{vco} = 44.1 \ MHz/V$, $f_{min} = 23.5 \ MHz$). Izhod VCO-ja je povezan na števec katerega izhod Count (2) je posredovan registru, kjer se na koncu intervala pojavi informacija o površini (integralu) F(t) pod krivuljo signala u in je na razpolago za nadaljnjo uporabo.

2.1 Analiza meritve toka dušilk

Kot sledi iz (1) in slike 2, se signal toka dušilke $u = A_i i_L$ pojavi na vhodu VCO-ja. Izhod VCO-ja $f_i(t)$ se nato izračuna:

$$f_i(t) = k_{vco} A_i i_L(t) + f_{min} \tag{2}$$

kjer i_L predstavlja tok dušilke, ki ga ojačamo z ojačanjem A_i . Ob predpostavki, da dušilka L ima zanemarljivo upornost R_L sledi:

$$i_L(t) = \begin{cases} i_{\max} + m_2\tau; \text{ when } t_1 \le \tau \le t_2\\ i_{\min} + m_1\tau; \text{ when } t_2 \le \tau \le t_3 \end{cases}$$
(3)



Slika 2: Merjenje "površine (integrala)"toka dušilke z VCOjem in števcem.



Slika 3: Blokovna shema programirane-tokovne in napetostne regulacije.

kjer je $i_{\min} = i_L(t_2)$, $i_{\max} = i_L(t_1)$, t_0, t_1 in t_3 so označeni na sliki 2, in koeficienta m_1 , m_2 predstavljata tokovni strmini: $m_1 = (V_d - V_0)/L$, ko so tranzistorji vključeni in $m_2 = -V_0/L$, ob izklopljenih tranzistorjih. Vsebina števca se nahaja na pomnilniški lokaciji *register* kot F_{iL} in je na razpolago za nadaljnjo uporabo. Integral lahko ocenimo s pomočjo (1), (2) in (3):

$$F_{iL}(t) = \frac{a}{2}t^2 + bt + c$$
 (4)

kjer so $a = k_{vco}A_im_1$, $b = f_{\min} + k_{vco}A_ii_{\min}$ in $c = F_{iL}(t_2)$. $F_{iL}(t_2)$ je rezultat integriranja do vklopa tranzistorja in se izračuna $F_{iL}(t_2) = \frac{a_1}{2}t_2^2 + b_1t_2$, kjer sta $a_1 = k_{vco}A_im_2$ in $b_1 = f_{\min} + k_{vco}A_ii_{\max}$.

2.2 <u>D</u>inamična <u>r</u>eferenca (DR)

Ker je F_{iL} časovno odvisna funkcija je potrebno tudi tokovno referenco i_{ref} transformirati kot sledi:

$$F_{iR} = \int_0^t i_{ref}\left(\tau\right) d\tau,\tag{5}$$

če je tokovna referenca konstanta ($i_{ref} = I_{ref} = \text{const.}$) se iz (5) izračuna

$$F_{ir}(t) = I_{ref}t, \text{ when } t \in (0, T_s).$$
(6)

Tako organizirana tokovna referenca (F_{ir} s slike 2) omogoča regulacijo temenskih vrednosti tokov dušilk. Oblikovanje tokovne reference se izvaja v bloku DR, kot



Slika 4: Laboratorijski pretvornik.

Tabela 1: Ojačanja tokovno programiranega regulatorja

	F_{g}	F_v
	$\frac{\Delta_p^2 T_s}{2L}$	$\frac{(1-2\Delta_p)T_s}{2L}$
F_m	$\frac{1}{(m+\Delta_p m_1 - \Delta_p' m_2)T_s},$	$\Delta_p' = 1 - \Delta_p$

je to razvidno s slike Fig. 3. Pri programirani-tokovni regulaciji, kjer se regulira temenska vrednost se pojavijo subharmonske oscilacije, ko prevajalno razmerje preseže 0.5 ($\langle \tilde{\delta} \rangle = \Delta_p = T_{on}/T_s > 0.5$, črtkana črta i_{ref} in i_L na sliki 2). Uvedba kompenzacijske rampe, odstrani sub-harmonske oscilacije. Kompenzacijsko rampo je potrebno vključiti v dinamično referenco:

$$i_{ref}(t) = I_{ref} - i_{comp} = I_{ref} - m \cdot t \tag{7}$$

kjer je $m (m = I_{comp}/T_s)$ strmina kompenzacijske rampe. DR se izračuna:

$$F_{ir}\left(t\right) = I_{ref}t - \frac{m}{2}t^2 \tag{8}$$

Z uporabo (8) je mogoče doseči programirano-tokovno regulacijo brez subharmonskih oscilacij, kar je tudi prikazano na sliki 2 s polno črto. Tako organizirana regulacija tokov dušilk omogoča regulacijo temenske vrednosti zato ker se preklop tranzistorjev zgodi znotraj intervala T_s .

3 Simulacijski in eksperimentalni rezultati

Za potrebe simulacije in eksperimentiranja je programirana-tokovna regulacija bila modelirana v *s*-prostoru ([5], [6], in [7]), kar je omogočilo načrtovanje strmine kompenzacijske rampe kakor tudi tokovnega in napetostnega regulatorja. Zgrajen je bil tudi eksperimentalni funkcijski model kot je to razvidno s slike 4.

Na sliki 5 je prikazana uporabljena regulacijska shema. Disktretne lastnosti PŠM enote so kot visoko-frekvenčni blok [7] vključene v regulacijsko shemo [6]. Prenosna funkcija visoko-frekvenčnega bloka je:

$$F_{hf}(s) = \frac{sT_s}{e^{sT_s} - 1} \simeq \frac{s^2}{\omega_n^2} + \frac{s}{\omega_n Q_z} + 1.$$
 (9)

kjer je $Q_z = -2/\pi$ in $\omega_n = 2\pi/T_s$. Ojačanja, ki se pojavijo v formulah pri pri izpeljavi modela programiranetokovne regulacije so označena F_g , F_v , and F_m in so prikazana v tabeli 1. Ostale prenosne funkcije $G_{vd}(s)$, $G_{id}(s)$, $G_{vg}(s)$ in $G_{ig}(s)$ potrebne za modeliranje celotne



Slika 5: Blokovna shema tokovno-programiranega pretvornika.

Tabela 2: Prenosne Tunkcije				
$G_{vd}(s)$	$G_{id}(s)$	$G_{vg}(s)$	$G_{id}(s)$	
$\frac{V_0}{\Delta_p d_a(s)}$	$\frac{V_0(1+sR_0C_0)}{R_0\Delta_p d_a(s)}$	$\frac{\Delta_p}{d_a(s)}$	$\frac{\Delta_p(1+sR_0C_0)}{R_0d_a(s)}$	
$d_a(s)$	$1 + s \frac{L}{R} + s^2 L C_0$			



Slika 6: Frekvenčni odziv DC-DC pretvornika navzdol; z (siva črta) in brez (črna črta) kompenzacijske rampe.

regulacijske proge DC-DC pretvornika navzdol, pa so prikazane v tabeli 2. S pomočjo tabel 1, 2 in znanih parametrov sistema iz tabele 3 se lahko izračuna frekvenčni odziv programirane-tokovne regulacijske proge.

3.1 Prenosna funkcija programirane-tokovne regulacije

Frekvenčni odziv delovanja DC-DC pretvornika navzdol pri zveznem toku je izračunan s pomočjo tabel 1, 2 in blok sheme s slike 5. Prenosna funkcija $\tilde{i}_L(s)/\tilde{i}_{ref}(s)$ se lahko izračuna kot:

$$\frac{\tilde{i}_L(s)}{\tilde{i}_{ref}(s)}|_{widetildeu_d=0} = \frac{G_{id}(s)F(s)}{1 + G_{id}(s)F(s)F_{hf}(s)}, \quad (10)$$

kjer je
 $F(s) = \frac{\widetilde{\delta}(s)}{\widetilde{e}(s)} = \frac{F_m}{1+F_v G_{vd}F_m}.$ Odprto-zančna prenosna funkcija $G_{id}(s)F(s)F_{hf}(s)$, iz-

Odprto-zančna prenosna funkcija $G_{id}(s)F(s)F_{hf}(s)$, izračunana iz (10) je primerna za načrtovanje potrebne strmine kompenzacijske rampe. Frekvenčni odziv je prikazan na sliki 6. Slika 7 (a) prikazuje delovanje pretvornika, ko je bila regulirana temenska vrednost posameznih tokov dušilk. Pri spremembi obremenitve $R_0 = 14.6\Omega \rightarrow$ $9.5\Omega \rightarrow 14\Omega$ so se pojavile sub-harmonske oscilacije v toku in sicer vedno, ko je prevajalno razmerje bilo večje



Slika 7: Simulacijski rezultati, delovanje pretvornika navzdol: (a) brez kompenzacijske rampe; (b) s kompenzacijsko rampo.



Slika 8: Frekvenčni odziv; (a) za načrtovanje tokovnega regulatorja; (b) za načrtovanje napetrostnega regulatorja.

od 0.5. Po uvedbi kompenzacijske rampe, s strmino $m = 1.5 A/40 \mu s$, ocenjene s pomočjo frekvenčnega odziva s slike 6, so sub-harmonske oscilacije izginile, kot se to vidi s slike 7 (b).

Programirana-tokovna regulacija povzroča statično napako v tokovnem odzivu. Rešitev tega problema je uvedba tokovnega regulatorja (slika 5, stikalo *S* je v poziciji 1). Za načrtovanje parametrov PI regulatorja je potrebno izpeljati prenosno funkcijo $i_L(s)/I_{ref}(s)$ kot sledi:

$$\frac{\widetilde{i}_L(s)}{\widetilde{I}_{ref}(s)}|_{\widetilde{u}_d=0} = \frac{G_{id}FC_i}{1 + G_{id}FF_{hf}\left(1 + C_i(s)\right)},\qquad(11)$$

kjer je C_i tokovni regulator podan kot

$$C_i(s) = \frac{sK_i + 1}{sT_i}$$

Parametre K_i in T_i določimo z uporabo odprto-zančne prenosne funkcije izpeljane iz (11) kot

$$G_{id}(s)F(s)F_{hf}(s)(1+C_i(s)).$$

Slika 8 (a) prikazuje frekvenčni odziv potreben za načrtovanje parametrov PI tokovnega regulatorja. Dobljeni parametri so nato bili uporabljeni pri simulaciji in eksperimentu. Slika 9 prikazuje simulacijske rezultate delovanja tokovnega regulatorja DC-DC pretvornika navzdol in slika 10 pa eksperimentalne rezultate izmerjene pod enakimi pogoji. Za potrebe napetostne regulacije DC-



Slika 9: Simulacijski rezultati, tokovna regulacija s kompenzacijsko rampo in PI regulatorjem.



Slika 10: Eksperimentalni rezultati, regulacija tokov dušilk pri spremembi bremena; x-axis, 1 ms/div, y-axis, u_0 , 100 V/div; $i_0 10 A/div$, i_{L1} to $i_{L4} 5 A/div$.

DC pretvornika navzdol je bilo potrebno izračunati zaprtozančno prenosno funkcijo $\tilde{u}_0(s)/\tilde{u}_{ref}(s)$ s pomočjo posameznih signalnih povezav razvidnih iz tabele 2 in slike 5 kot sledi:

$$\frac{\widetilde{u}_0(s)}{\widetilde{u}_{ref}(s)}\Big|_{\widetilde{u}_d=0} = \frac{G_{vd}F_mC_u}{1+F_m(G_{id}F_{hf}+C_uG_{vd})},\quad(12)$$

kjer je C_v napetostni regulator

$$(C_v(s) = \frac{sK_v + 1}{sT_v}$$

Slika 8 (b) prikazuje frekvenčni odziv odprto-zančne regulacijske proge $F_m(G_{id}F_{hf} + C_uG_{vd})$, izpeljane iz (12), potrebne za načrtovanje parametrov napetostnega regulatorja (slika 5, stikalo *S* je v poziciji 2). Dobljeni parametri so bili uporabljeni pri simulaciji in eksperimentu.

Slika 11 prikazuje simulacijske rezultate pri spremembi obremenitve na izhodu DC-DC pretvornika navzdol. Slika 12 pa prikazuje eksperimentalne rezultate, ki so bili izmerjeni pod enakimi pogoji, kot so bili uporabljeni pri simulaciji delovanja DC-DC pretvornika navzdol. V obeh primerih (simulacija in eksperiment) je bila uporabljena dinamična referenca pri programirani-tokovni regulaciji (notranja zanka). Dinamični pogrešek je bil pri spremembi bremena manjši kot $\pm 8 V (\pm 4\%)$.

4 Zaključek

Članek opisuje uvedbo programirane-tokovne in napetosti regulacije DC-DC pretvornika navzdol. Regulacija je bila zasnovana na meritve integralov napetosti in tokov, ki so bili merjeni z napetostno krmiljenimi oscilatorji (VCO-ji) in digitalnimi števci. Za potrebe programirane-tokovne regulacije je bila uvedena dinamična referenca. Razširjena matematična analiza merilnega postopka je bila potrjena z eksperimentom. Predlagana merilna metoda je bila



Slika 11: Simulacijski rezultati, regulacija izhodne napetosti pri spremembi obremenitve.



Slika 12: Eksperimentalni rezultati, regulacija izhodne napetosti pri spremembi bremena; x-os 1 ms/div, y-os, $u_0 \ 40 \ V/div$; $i_0 \ 10 \ A/div$, i_{L1} to $i_{L4} \ 5 \ A/div$.

uporabljena za zmanjšanje vpliva stikalnih motenj na delovanje štirifaznega DC-DC pretvornika navzdol. Malosignalna analiza (linearizacija v delovni točki) je bila uporabljena za načrtovanje strmine kompenzacijske rampe kakor tudi za načrtovanje regulatorjev tokovne in napetostne zanke. Eksperiment, ki je bil izveden na 6 kWnem pretvorniku in je potrdil vse teoretične predpostavke. Sistem je mogoče razširiti tudi na pretvornik navzgor s čemer bi bil omogočen dvosmerni prenos moči.

Literatura

- E. Vidal-Idiarte, L. Martnez-Salamero, F. Guinjoan, J. Calvente and S. Gomariz, Sliding and fuzzy control of a boost converter using an 8-bit microcontroller, *IEE Proceedings-Electric Power applications*, vol. 151, no. 1, pp. 5-11, Jan. 2004
- [2] A. Simon-Muela, S. Petibon, C. Alonso, and J.-L. Chaptal, Practical implementation of a high-frequency currentsense technique for VRM, *IEEE Trans. Ind. Electron.*, vol. 55, no. 9, pp. 3221 - 3230, Sep. 2008
- [3] Y. Qiu, H. Liu, and X. Chen, Digital Average Current-Mode Control of PWM DC-DC Converters Without Current Sensors. *IEEE Transactions on Industrial Electronics*, Vol. 57, No. 5, pp. 1670-1677, May 2010.
- [4] M. Truntic, M. Milanovic, E. Vidal-Idiarte, C. Carrejo, C. Alonso, Digital current mode and voltage control for the DC-DC step-up converter based on the FPGA technology, 14th International Power Electronics and Motion Control Conference, EPE-PEMC 2010.
- [5] V. Vorperian, Simplified Analaysis of PWM Converters using the Model of PWM switch Part I, Part II: Continuous Conduction Mode, *Transaction on Aerospace and Electronic Systems*, vol. 26, no. 3, pp. 490-505, May 1990.
- [6] R. W. Erickson, D. Maksimovič, Fundamental of Power Electronics, Kluwer Academic Publishers Group, 2001.
- [7] R. B. Ridley, A New Small-Signal Model for Current Mode Control, PhD Dissertation, Virginia Polytechnic Institute and State University, 1990.